

代表作名稱：

1. Jri Lee\*, M. Liu, "A 20-Gb/s Burst-Mode Clock and Data Recovery Circuit Using Injection-Locking Technique", *IEEE Journal of Solid-State Circuits*(2008), vol. 43, pp. 619-630
2. Jri Lee\*, M. Liu, H. Wang, "A 75-GHz Phase-Locked Loop in 90-nm CMOS Technique", *IEEE Journal of Solid-State Circuits*(2008), vol. 43, pp. 1414-1426
3. Jri Lee\*, M. Chen, H. Wang, "Design and Comparison of Three 20-Gb/s Backplane Transceivers for Duobinary, PAM4, and NRZ Data", *IEEE Journal of Solid-State Circuits*(2008), vol. 43, pp. 2120-2133

得獎簡評：

高速通訊晶片已在我們生活中扮演了舉足輕重的角色，舉凡高速電腦、光纖、行動通訊等，都已成為現代生活不可或缺的一環。李致毅副教授在 IC 設計領域發表了數篇令人矚目的論文，其中一篇研究以 90 奈米製作 20-Gb/s 突發式資料回復電路 (Burst-Mode Clock and Data Recovery Circuit)，這是目前世界上最快且可穩定工作之同類型電路。他利用注入鎖定 (Injection-Locked) 技巧，能穩定地提供接近 1 Gb/s 左右的工作頻寬，對未來光纖到戶的普及將有極大助益。另一篇論文則以 75-GHz 鎖相迴路 (Phase Locked Loop, PLL) 為研究對象，此亦為當時世界上最高速的單晶片鎖相迴路，其電路設計獨特創新，使該晶片在抑制相位雜訊 (Phase Noise)、參考頻雜訊 (Reference Spurs) 及功率消耗 (Power Consumption) 等方面的表現相當優越。該設計榮獲 ISSCC Beatrice Winner Award (2007) 及 ISSCC Takuo Sugano Award (2008) 等兩項國際最佳論文獎，極為難得。